

LPR2430A

2. 4GHz周波数拡散トランシーバモジュール
小型・軽量・低価格、ビルトイン・チップアンテナ附属
スリープ電流3 μ A未満
免許不要 FCC及びカナダIC&ETSI認証取得

LPR2430Aはグループ内、点と点、星形通信を行える低価格、小電力無線機です。LPR2430Aはケーブルの置き換えからセンサーネットワークに至る迄の柔軟で多彩なアプリケーションを供給します。

米国IEEE802.15.4の規格に基づき、フル・メッシュネットワーク通信環境を必要としない応用分野について堅牢な無線通信を簡単に敷設する事が可能です。LPR2430AはCNL V2.0 ネットワークレイヤーファームウェアと呼ばれるフレキシブルで簡単に使えるアプリケーションプログラミングインターフェースを含んでいます。

LPR2430Aの絶対最大定格

特徴	範囲	単位
全入力ピン／出力ピン	-0.3 ~ +3.6	V
保存温度範囲	-40 ~ +85	度C

LPR2430Aの電気特性

特徴	標記	記述	最小	通常	最大	単位
使用周波数			2405		2475	MHz
周波数偏差			-300		300	kHz
周波数拡散方式			直接拡散方式			
変調方式				O-QPSK		
チャンネル数				15		
データ転送速度				250		kb/s
間違い率					120	ppm
チャンネル間隔				5		MHz
受信感度10E-5 BER				-92		dBm
近接チャンネル排他値(+5MHz)				41		dB
近接チャンネル排他値(-5MHz)				30		dB
交替チャンネル排他値(+10MHz)				55		dB
交替チャンネル排他値(-10MHz)				53		dB
最大高周波出力				0		dBm
送信出力調整					26	dB
最適アンテナインピーダンス				50		Ω
ADコンバータ入力範囲			0		3.3	V
ADコンバータ分解能				11		bits
ADコンバータ入力インピーダンス			55			Ω
PWM分解能(注1)			8		16	bits
UART転送速度			1.2, 2.4, 4.8, 9.6 (default), 19.2,			kb/s
デジタル入出力						
0入力レベル			-0.3		0.5	V
1入力レベル			2.8		3.6	V
内部入力プルアップ抵抗			20			k Ω
GPIO3の0値シンク電流					20	mA
電源電圧範囲	Vcc		+3.3		+5.5	Vdc
電源最大リップル					10	mVp-p
受信モード電流					27	mA
送信モード電流					28	mA
スリープモード電流					3	μ A
可動温度範囲			-40		85	度C



注1: PWM0は8ビット分解能、PWM1は16ビット分解能。ビルトイン型PWMフィルターは7ビット相当のリップルを減衰させる。外部フィルターを挿入する事もできる。

LPR2430A Block Diagram

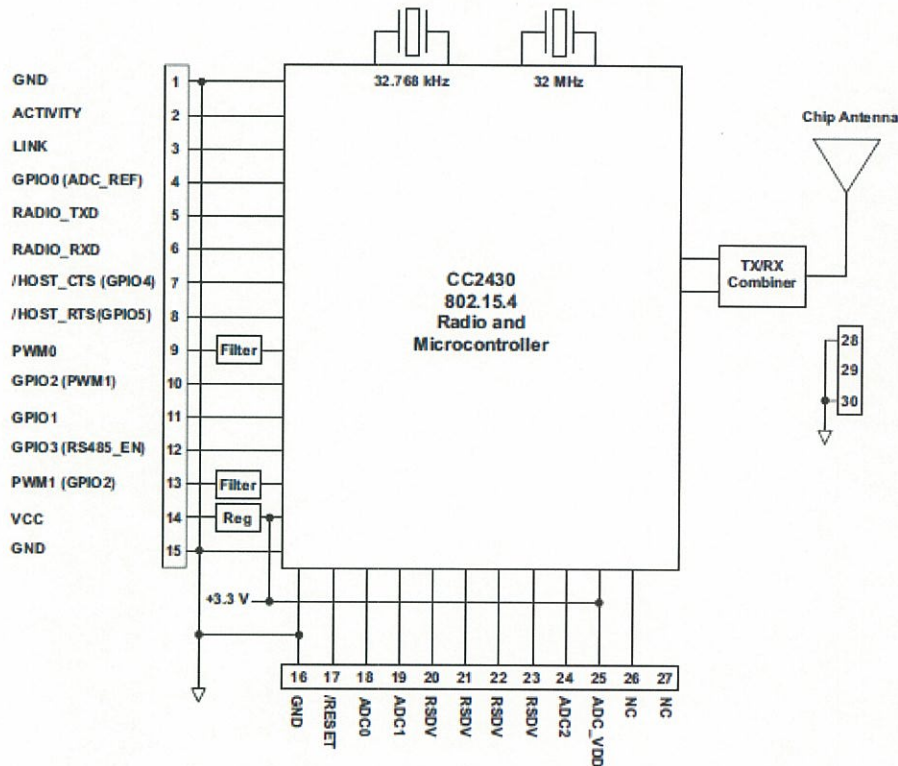


図1：LPR2430Aブロックダイアグラム

LPR2430Aのハードウェア

LPR2430Aの主要部品はCC2430で、IEEE802.15.4に準拠したトランシーバに8051マイクロコントローラが組み込まれています。LPR2430Aはチップアンテナが装備されており、外部アンテナは不要です。LPR2430は周波数2405MHzから2475MHzの間で定格出力1mWの出力で作動します。

2個の水晶発振子がCC2430を作動させるのに使用され、32MHzの水晶発振子は通常の動作に、32.768 kHzは正確なスリープモード動作に用いられます。LPR2430AはUART、3つの11ビットADコンバータ、2つのDA出力、6つのデジタル入出力を含む様々なハードウェアインターフェースを供給しています。

LPR2430Aのファームウェア

LPR2430Aの主力ファームウェアは802.15.4メディアアクセスコントロール(MAC)層とCNL V2.0 ネットワーク層を含んでいます。CNL V2.0は最大63子機までサポートしています。ネットワーク形状は点と点、星形、仲間同士が含まれています。CNLはマルチパスフェージングの様なネットワーク送信問題を一回の中継で和らげる方法を用いています。CNLは定期的な覚醒と報告を行う省電力スリープモードを持っています。CNLアプリケーションプログラミングインターフェース(API)は使い易いアプリケーション命令や機能のフレキシブルなセットを用意しています。このAPIはシリアルデータの送受信、GPIOの読み書き、ADC値の読み込み、PWMの出力、モジュールの条件設定ができます。その上、CNLはアナログとデジタルの入出力をバインドすることができ、一台のLPR2430AのADC測定値と2つのデジタル入力値を他のLPR2430AのPWM出力と2つのデジタル出力にマッピングすることができます。CNLのAPIの詳細についてはLPR2430Aシリーズインテグレーションガイドを参照してください。

LPR2430Aのピン配置

端子	番号	I/O	説明
1	GND	-	電源と信号グランド、親基板のグランドに接続してください
2	ACTIVITY	O	高周波動作インディケータ、パケットが送受信の時出力パルスが1
3	LINK	O	リンクインディケータ、子機がネットワークに接続できている時に出力が1
4	GPIO0 (SDC-REF)	I/O	設定可能なデジタル入出力ポート0、出力として設定された場合はパワーオン状態も設定可能です。このピンはADCのリファレンス電圧として設定もできます。電圧は1~3.3Vで1.25Vが典型値です。

端子	番号	I/O	説明
5	RADIO-TXD	O	無線機からPCへのシリアルデータ出力(UART)
6	RADIO-RXD	I	PCから無線機へのシリアルデータ入力(UART)
7	GPIO4 (/HOST_CTS)	I/O	設定可能なデジタル入出力ポート4、出力として設定された場合はパワーオン状態も設定可能です。及び設定可能なUARTフロー制御出力 LPR2430がこの端子を0にした場合はPCからRDIO_RDX入力にデータを受け付ける準備ができた事を意味し、この端子が1の場合、PCはデータ送信を停止する必要があります。デフォルト設定はPIIO4です。
8	GPIO5 (/HOST_RTS)	I/O	設定可能なデジタル入出力ポート5、出力として設定された場合はパワーオン状態も設定可能です。及び設定可能なUARTフロー制御入力。PCがこの端子を0に設定した場合はLPR2430はRADIO_TXD端子にデータを流す事ができる。PCがこの端子を1に設定した場合にPLR2430はPCにデータを送るのを止める。デフォルト設定はGPIO5
9	PWMO	I/O	パルス幅変調出力、0の時内部ローパスフィルターDAC機能0~3. 3Vを供給する。
10	GPIO2 (PWM1)	I/O	設定可能なデジタル入出力ポート2、出力として設定された場合はパワーオン状態も設定可能です。及び設定可能なUARTフロー制御出力 LPR24
11	GPIO1	I/O	設定可能なデジタル入出力ポート1、出力として設定された場合はパワーオン状態も設定可能です。
12	GPIO3 (RS485_EN)	I/O	設定可能なデジタル入出力ポート3、出力として設定された場合はパ最大20mA迄流す事ができます。パワーオン状態も設定可能です。同様にRS485や他の半2重バスドライバをアクティブロー送信イネーブルで制御します。
13	PWM1 (GPIO2)	O	GPIO2(端子10)はこの端子をローパスフィルターを通してドライブします。GPIO2がPWM出力に設定されている場合はDAC機能として働きます。
14	VCC	I	電源端子 直流+3.3 ~ +5.5 V
15	GND	—	電源と信号グランド、親基板のグランドに接続してください
16	GND	—	電源と信号グランド、親基板のグランドに接続してください
17	RESET	I	アクティブローハードウェアリセット。電源電圧が3.3V未満の時、この端子を0にする。ハードウェアが起動し、電圧が1に切り替わってから3秒後に命令を受付ます。
18	ADC0	I	11ビットADC入力0。ADCのフルスケール読み値は電源電圧の3.3V、内部リファレンス電圧の2.5V又はADC_REF(端子4)によって異なる。
19	ADC1	I	ADC入力1 ADC0と同様の機能
20	RSVD	—	リザーブ端子 未接続
21	RSVD	—	リザーブ端子 未接続
22	RSVD	—	リザーブ端子 未接続
23	RSVD	—	リザーブ端子 未接続
24	ADC2	I	ADC入力2。ADC0と同様の設定オプション
25	ADC_VDD	O	モジュールの+3.3V電源、比率ADC読み取りに用いられる。ドレイン電流は5mA以下
26	NC	—	未接続
27	NC	—	未接続
28	GND	—	高周波グランド。親基板のグランド平面に接続。同軸ケーブルの場合はシールドに接続
29	NC	—	未接続
30	GND	—	高周波グランド。親基板のグランド平面に接続。同軸ケーブルの場合はシールドに接続

高周波入出力ストリップライン

高周波入出力端子は親基板のアンテナに直接接続するか、MMCXか、又は同様の高周波コネクタに接続する。この接続が50Ωのストリップラインとして実施される事は重要です。図3を参照してください。ストリップラインの幅はグランド平面とストリップラインの間の回路基板の厚みによって異なります。FR-4の様なタイプ(誘電率4. 7)の材料ではストリップラインの幅は回路基板の厚みの1. 75倍に当たります。それ以外の回路基板では図4で示すように信号のカップリングを防ぐ為にそれ以上話離します。ストリップラインは挿入損失を最小限に保つ為に短く保つ必要があります。

LPR2430A Outline and Mounting Dimensions

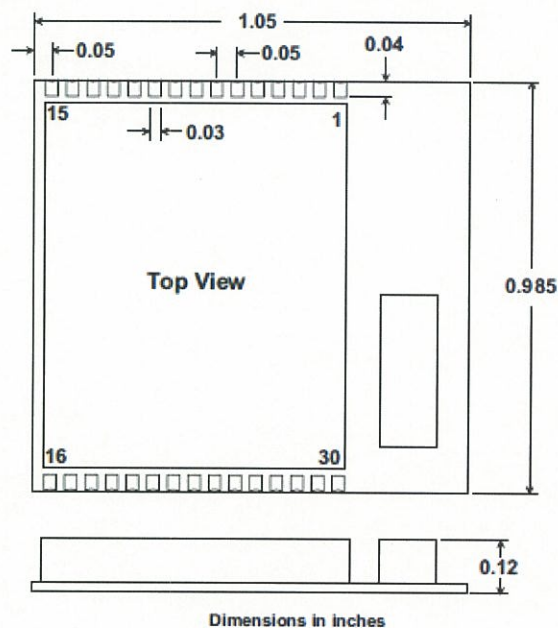


図2: LPR2430Aアウトライン及び実装寸法

Circuit Board Stripline Trace Detail

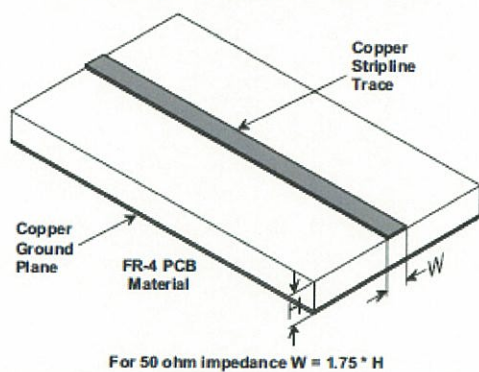


図3: 回路基板ストリップラインパターンの詳細

50Ωマイクロストリップからパターン迄の距離	マイクロストリップと直角に走るパターン幅
100ミル	125ミル
150ミル	200ミル
200ミル	290ミル
250ミル	450ミル
300ミル	650ミル

図4: マイクロストリップとパターンの関係

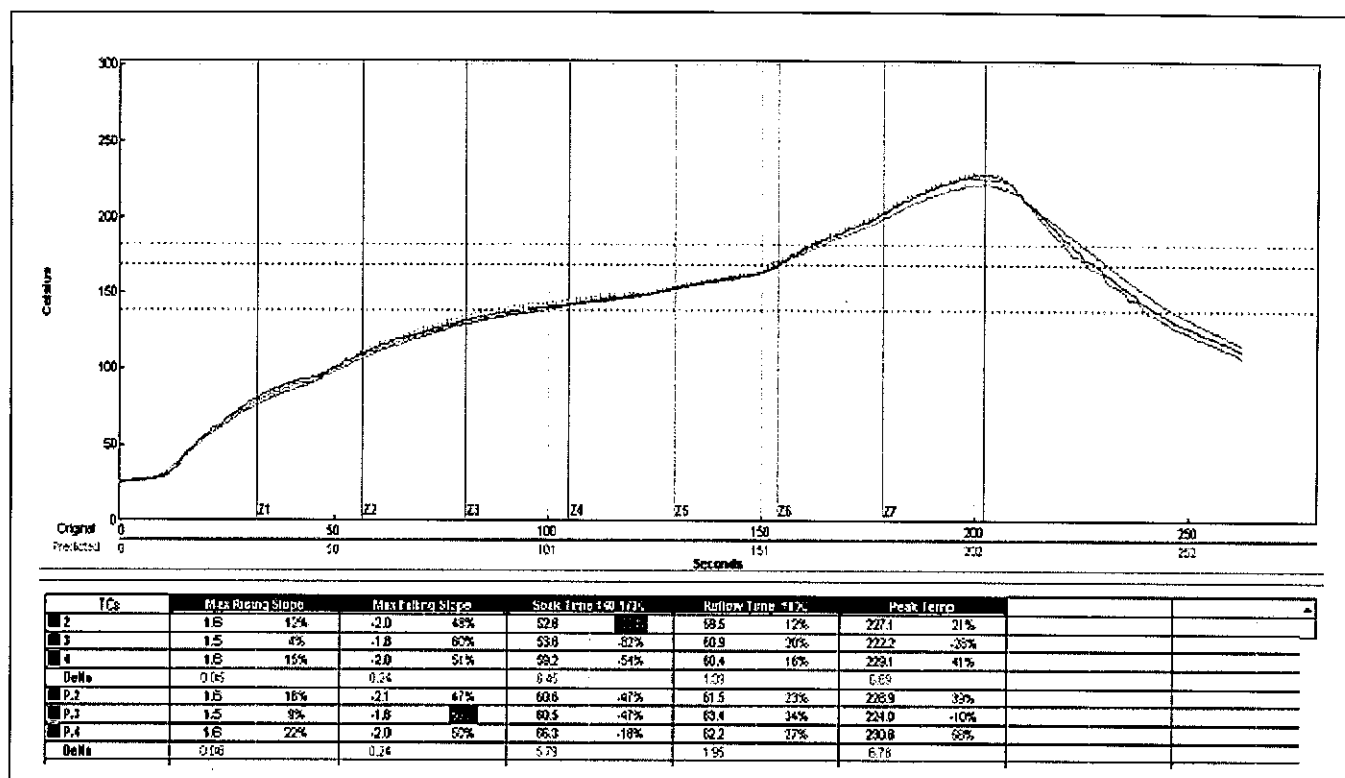


図5: 参考半田リフロープロファイル

リフロープロファイル

図5はモジュールを親回路基板に実装する場合の半田リフロープロファイルを示す。

以下余白

会社情報

名称: RF Monolithics, Inc. (RFM)

本社: 4441 Sigma Road, Dallas, TX 75244, USA